***Лабораторная работа №3***

**Модуль АЦП (аналого-цифрового преобразования)**

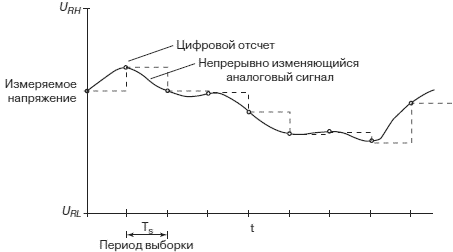
*Цель работы:* Изучение работы модуля АЦП.

*Приборы и принадлежности:* плата CSMB12С128, платформа PBMCUSLK, персональный компьютер, проводы.

**Введение в теорию аналого-цифрового преобразования**

Встраиваемые микропроцессорные системы на основе МК семейства HCS12 часто предназначаются для управления реальными промышленными объектами, в которых входные сигналы имеют аналоговую природу. Это сигналы различных датчиков: тока, напряжения, температуры, давления, ускорения, освещенности, загрязненности воздуха и т.д. Управляя каким либо технологическим агрегатом, МК должен обработать выходные сигналы этих датчиков, рассчитать по их значениям требуемые управляющие воздействия и сформировать необходимые управляющие сигналы для исполнительных устройств. Однако МК по своей сути является цифровым устройством, он способен преобразовывать данные только в цифровом виде. Поэтому для взаимодействия с аналоговыми датчиками микропроцессорная система должна быть оснащена аналого-цифровым преобразователем, который позволит представить аналоговые сигналы в виде цифровых кодов.

Процесс преобразования изменяющегося во времени аналогового сигнала в последовательность цифровых кодов предполагает выборку (запоминание) величины измеряемого аналогового сигнала через равноотстоящие во времени интервалы с последующим преобразованием каждого такого отсчета в цифровой код (рис. 1).



*Рис. 1. Временная диаграмма, поясняющая процесс преобразования аналогового сигнала в цифровой код.*

Для представления некоторого изменяющего во времени аналогового сигнала в цифровом коде необходимо:

• Определить частоту дискретизации (выборки) аналогового сигнала;

• Определить необходимое число двоичных разрядов в кодовом представлении измеряемой аналоговой величины;

• Преобразовать напряжение входного сигнала в многоразрядный двоичный код.

Далее мы рассмотрим каждую из перечисленных задач более подробно.

**Частота дискретизации сигнала**

В процессе преобразования непрерывно изменяющийся аналоговый сигнал представляется конечным числом отсчетов этого сигнала, взятых в определенные моменты времени (рис. 1). Такой способ преобразования называют дискретизацией по времени.

Как правило, моменты взятия отсчетов сигнала следуют с равными интервалами во времени. Поэтому можно говорить о частоте дискретизации сигнала или частоте выборки. Какова должна быть эта частота, чтобы на основе дискретных по времени отсчетов сигнала можно было безошибочно восстановить исходный сигнал? Итоги исследований, выполненных по этому вопросу, сформулированы в критерии Найквиста:

*Минимальная частота дискретизации сигнала равна удвоенной частоте высшей гармоники в представлении исследуемого сигнала:*

*fS* ≥ *2fh*, где

*fS*— частота дискретизации, *fh*— частота высшей гармоники при разложении исследуемого сигнала в гармонический ряд.

Одновременно с американским ученым Найквистом аналогичный результат был получен русским ученым академиком В.А. Котельниковым, поэтому теорему о минимальном значении частоты дискретизации в России именуют теоремой Котельникова (прим. переводчика).

Частота дискретизации определяет максимальный интервал времени TS между соседними отсчетами (рис. 1):

*TS*= 1/*fS*

В соответствие с критерием Найквиста минимальная частота дискретизации чисто синусоидального сигнала должна быть в два раза выше частоты этого сигнала. Если исследуемый сигнал имеет более сложную форму, то следует провести гармонический анализ этого сигнала и определить частоты наивысшей значимой гармоники.

**Пример.**Верхняя граница частотного диапазона голоса человека примерно равна 4 кГц. Поэтому частота дискретизации в оборудовании телефонной компании должна составлять не менее 8 кГц.

На практике исследуемый сигнал перед оцифровкой должен быть преобразован фильтром низкой частоты, который устранит шумовую составляющую сигнала, а также нежелательные высокочастотные гармоники.

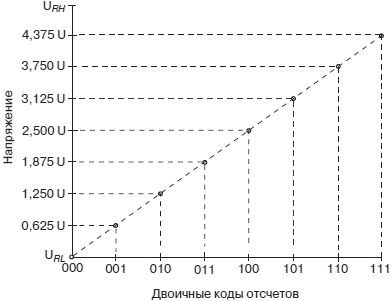
**Представление аналоговой величины в цифровом коде**

Полученные в процессе дискретизации по времени аналоговые отсчеты должны быть преобразованы в цифровой код. С технической точки зрения наиболее удобно преобразовывать в цифровой код сигналы в виде напряжения. Именно поэтому датчики различных физических величин по существу являются преобразователями типа ток-напряжение, температура–напряжение, давление–напряжение и т.д.

В процессе преобразования измеряемое напряжение соотносится с эталонным, которое называют опорным напряжением *UREF*. Опорное напряжение *UREF*формируется как разность потенциалов двух стабилизированных источников напряжения:источника с высоким уровнем *UHL*и источника с низким уровнем *URL*:

*UREF*= *URH*– *URL*

Величина измеряемого напряжения *UINP*должна обязательно находиться в диапазоне *URH*–*URL*. Диапазон возможных значений аналогового сигнала *URH*–*URL*разбивается на некоторое число уровней, с которыми сравнивается измеряемое напряжение (рис. 2). При двоичном кодировании число уровней составляет 2n, где n — число разрядов двоичного кода в дискретном представлении промежуточных уровней напряжения для сравнения. Число n называют разрядностью аналого-цифрового преобразователя (АЦП). Чем больше n, тем большим числом уровней аналогового напряжения для сравнения с измеряемым напряжением обладает АЦП, и тем точнее будет отображена в цифровом представлении действительная величина измеряемого напряжения.



*Рис. 2. Прямая идеальной точности для аналого-цифрового преобразования*

**Пример.**Модуль АЦП в составе МК 68HC12 — 8-разрядный. Это означает, что любая величина входного аналогового напряжения преобразуется этим АЦП в 8-разрядный двоичный код без знака. Число различных уровней напряжения, с которыми в ходе аналого-цифрового преобразования сравнивается входное напряжение, составляет 28 = 256. МК B32 в составе семейства 68HC12 имеет дополнительный режим преобразования АЦП, в котором число разрядов цифрового кода равно 10. Измерение входного сигнала этим АЦП будет выполнено с большей точностью, поскольку его аппаратные средства образуют 210 = 1024 уровней сравнения напряжения.

**Квантование по уровню и разрешающая способность**

Преобразование величины напряжения аналогового отсчета в цифровой код называется дискретизацией или квантованием по уровню. Для получения цифрового кода, десятичный эквивалент которого прямопропорционален величине входного напряжения, АЦП сравнивает аналоговый сигнал с множеством эталонных аналоговых уровней, образованных его аппаратными средствами. Число этих уровней равно 2n. Однако для сравнения необходимо знать величину каждого из этих уровней. Ее можно вычислить, используя понятие разрешающей способности АЦП.

Для примера предположим, что к выводу высокого уровня опорного напряжения *VHL* подключен источник стабилизированного напряжения 5.0 В, а к выводу низкого уровня опорного напряжения *VRL*— источник напряжения 0 В. Если мы разделим разность этих напряжений на 256 уровней, то разность напряжений между любыми двумя соседними уровнями составит:

(5,0 – 0,0)/256 = 19,53 мВ

При этом величина напряжения первого уровня сравнения составит 0 В, десятого уровня — 175,78 мВ, 256-го уровня — 4,980 В. Если мы увеличим число промежуточных уровней сравнения напряжения, шаг между уровнями уменьшится, а разрешающая способность АЦП увеличится. В общем виде разрешающая способность АЦП равна:

(*URH*– *URL*)/2n

Используя понятие разрешающей способности АЦП, измеряемое напряжение может быть вычислено по формуле:

*UINP*= *URL*+ *x(URH – URL)*/2n,

где x — десятичный эквивалент двоичного кода результата преобразования.

Другой характеристикой АЦП является динамический диапазон измерения DR.

Его величина измеряется в децибелах (dB). Величина динамического диапазона информирует пользователя о том, во сколько раз максимальное значение входного сигнала может превышать его минимальное значение:

*DR(dB)*= *20 log 2n*= *20 n (0,301)*= *6,02 n*

**Пример.**Чему равен динамический диапазон 8-разрядного АЦП?

*DR (dB)*= *6,02 n*= 6,02×8 = *48,16 dB*

**Скорость потока данных оцифровки**

Скорость потока данных оцифровки (d) отражает количество информации, которое поступает с выхода АЦП в единицу времени:

*d = fS × n*

Измеряется числом битов в секунду (бит/с)

**Принцип действия АЦП**

Известно несколько различных способов преобразования аналогового сигнала в цифровой код. Для большинства способов сигнал, подлежащий оцифровке, должен оставаться постоянным в течение всего времени аналого-цифрового преобразования. Поэтому большинство АЦП в качестве входной цепи используют так называемое устройство выборки и хранения (УВХ). УВХ — это электронная цепь с накопительным конденсатором, которой до начала преобразования заряжается до уровня измеряемого напряжения, затем напряжение на конденсаторе остается неизменным в течение времени преобразования. По способу преобразования различают следующие типы АЦП:

• последовательного приближения;

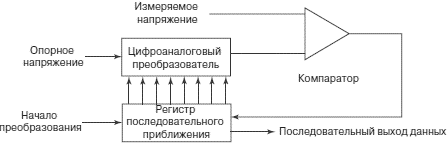
• двойного интегрирования;

• прямого счета;

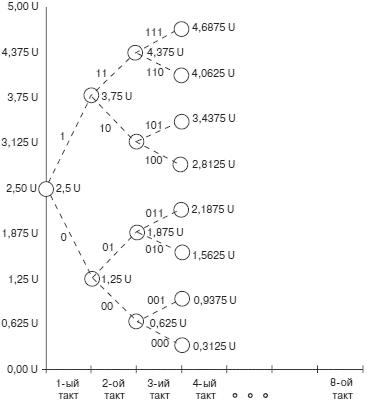
• параллельные АЦП.

Мы рассмотрим только способ последовательного приближения, поскольку именно этот способ используется в модуле аналого-цифрового преобразователя МК семейства 68HC12/HCS12. Если у читателя возникнет желание познакомиться с другими способами преобразования, то он может обратиться к книге авторов Pack и Barret [2002].

**АЦП последовательного приближения**



*а) Функциональная схема*



*б) Диаграмма, поясняющая принцип действия АЦП последовательного приближения*

*Рис. 3. Аналого-цифровой преобразователь последовательного приближения*

Структурная схема АЦП последовательного приближения представлена на рис. 3. Алгоритм функционирования АЦП последовательного приближения рассмотрим на примере. Предположим, что вывод низкого уровня опорного напряжения *VRL*нашего АЦП подключен к потенциалу 0 В, а вывод высокого уровня опорного напряжения *VHL —* к потенциалу 5,0 В. АЦП формирует на выходе 8-разрядный двоичный код. Число различных кодов, которыми может быть представлен результат оцифровки, составляет 28 = 256. Разрешающая способность нашего АЦП составляет:

(5,0 – 0,0)/256 = 19,53 мВ

Процесс аналого-цифрового преобразования по способу последовательного приближения многотактный. Число тактов, необходимое для выполнения одного преобразования, равно числу двоичных разрядов в представлении результата. Таким образом, в нашем примере на выходе АЦП будет сформирован восьмиразрядный двоичный код результата после завершения восьмого такта преобразования. Процесс преобразования запускается по сигналу Start.

Диаграмма рис 3 отражает процесс формирования цифрового кода в АЦП последовательного приближения. На каждом такте формируется один двоичный разряд результата: на первом такте — старший разряд D7, на втором такте — разряд D6 и т.д., заканчивая младшим разрядом D0 на восьмом такте.

На первом такте в регистре последовательного приближения устанавливается код K1=10000000b. Этот код поступает на вход цифро-аналогового преобразователя (ЦАП), опорное напряжение которого равно *UREF*=*URH–URL*=5,0 В.

На выходе ЦАП установится напряжение *UDAC*=*UREF×*K1/28=2,5 В. Аналоговый компаратор сравнивает измеряемое напряжение U*INP*с напряжением на выходе ЦАП *UDAC*. Если *UINP*>*UDAC*, то на выходе компаратора формируется логическая 1. Если *UINP*<*UDAC*, на выходе компаратора устанавливается логический 0. Сигнал с выхода компаратора поступает на вход регистра последовательного приближения. Его значение определяет код на выходе регистра последовательного приближения в следующем такте преобразования. Если на выходе компаратора 1, то во втором такте преобразования регистр сформирует код K2 = 11000000b, если 0, то K2 = 01000000b. Иными словами, значение формируемого в текущем такте преобразования двоичного разряда равно значению логического сигнала на выходе компаратора.

На рис. 3 показаны возможные уровни напряжения на выходе ЦАП во втором, третьем и четвертом тактах работы АЦП. Количество уровней увеличивается с ростом номера такта, так как увеличивается число возможных комбинаций кодов на выходе регистра последовательного приближения. Так во втором такте при значении кода K2 = 11000000b на выходе ЦАП будет сформировано напряжение 3,75 В, а при коде K2 = 01000000b — 1,25 В. На восьмом такте число возможных уровней на выходе ЦАП составит 256.

АЦП последовательного приближения имеют ряд достоинств и недостатков. К достоинствам следует отнести следующие свойства:

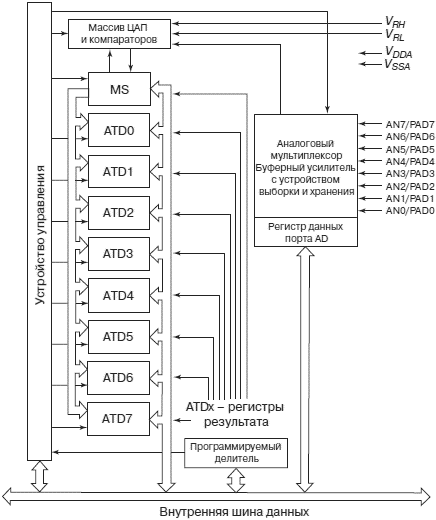
Время преобразования не зависит от амплитуды входного сигнала и определяется только частотой тактирования и числом двоичных разрядов результата. Постоянное время преобразования удобно в микропроцессорной технике, поскольку позволяет разработчику точно рассчитать время выполнения отдельных программных фрагментов.

При получении каждого цифрового отсчета аналого-цифровое преобразование выполняется полностью сначала, результат предыдущего преобразования не оказывает влияния на последующее преобразование. Это свойство чрезвычайно важно в многоканальных модулях АЦП микроконтроллеров. Так при последовательном подключении двух измеряемых сигналов мультиплексором к одному АЦП оба измерения будут за два цикла преобразования, каждый цикл равен восьми тактам. Никаких дополнительных циклов не потребуется.

В качестве недостатков АЦП последовательного приближения следует отметить их относительно низкую скорость преобразования и достаточно сложную структуру.

**Подсистема аналого-цифрового преобразования МК 68HC12**

В этом разделе мы рассмотрим подсистему аналого-цифрового преобразования в составе микроконтроллеров семейства 68HC12. Эту подсистему именуют модулем ATD (Analog-To-Digital). Структура модуля представлена на рис 4.



*Рис 4. Структура модуля аналого-цифрового преобразователя ATD в составе МК* 68HC12

Модуль ATD — восьмиканальный, он имеет восемь входов AN0…AN7 для подключения аналоговых сигналов. В каждый момент времени аналоговый мультиплексор коммутирует один из восьми сигналов AN0…AN7 ко входу АЦП модуля ATD. Для преобразования аналогового сигнала в 8-разрядный цифровой код АЦП использует способ последовательного приближения. Ошибка преобразования составляет ±1 младшего разряда, т.е. ±1/256 полной шкалы преобразования: ±1/256 *UREF*= ±1/256 (*URH*–*URL*).

Модуль ATD может работать как в режиме однократного преобразования, так и в режиме многократного преобразования. При однократном преобразовании модуль выполняется одно преобразование сигнала с заданным номером канала, после чего модуль ожидает следующего программного запуска. При многократном преобразовании модуль ATD ведет непрерывную оцифровку входного сигнала с заданным номером. После завершения одного преобразования немедленно автоматически запускается следующее. Третий режим работы модуля ATD — режим измерительной сессии. В этом режиме в регистры управления модуля ATD записывается последовательность номеров каналов, которые подлежат оцифровке. После поступления от программы сигнала запуска сначала оцифровывается канал с первым указанным номером. Затем аналоговый мультиплексор автоматически подключает ко входу АЦП канал со вторым запрограммированным номером. Запускается следующее преобразование. И так до окончания запрограммированной последовательности каналов.

Для управления процессом оцифровки восьми аналоговых сигналов предназначены регистры специальных функций модуля ATD, которые объединены в массив из 32 однобайтовых ячеек памяти. Диапазон измерения может варьироваться разработчиком, поскольку выводы для подключения опорных напряжений *VHL*и *VRL*выведены на ножки корпуса МК.

***Структура и порядок функционирования***

Модуль ATD использует линии порта AD в качестве входов AN0…AN7 для подключения измеряемых аналоговых сигналов. Обслуживание модуля ATD — альтернативная функция линий PAD0…PAD7 порта AD. Поэтому на рисунках функциональной схемы МК и модуля ATD (рис 4) эти линии обозначаются AN0/PAD0… AN7/PAD7.

Аналоговые сигналы поступают на вход аналогового мультиплексора. Мультиплексор коммутирует один из аналоговых сигналов на вход АЦП последовательного приближения. Номер коммутируемого канала выбирается программно посредством установки определенных битов в регистрах специальных функций модуля ATD.

Запуск АЦП на преобразование осуществляется программной установкой бита в регистре управления ATDCTL5. После завершения преобразования полученный код загружается в один из регистров результата ADR0H…ADR7H. Номер регистра результата для каждого преобразования выбирается в соответствии с номером измеряемого канала. После завершения преобразования также устанавливаются флаги в регистре состояния ATDSTAT.

АЦП тактируется импульсной последовательностью с выхода делителя частоты fBUS. Выводы VRH и VRL предназначены для подключения внешних источников прецизионного напряжения. Разность напряжений на этих входах *URH*–*URL*определяет напряжение полной шкалы преобразования модуля ATD. Если напряжение входного аналогового сигнала *UINP*≤*URL*, то на выходе АЦП будет формироваться код $00. При *UINP*≥*URH*, результирующий код АЦП будет равняться $FF. Формат представления кода — прямой однобайтовый беззнаковый.

При изучении модуля ATD сначала может показаться, что процесс управления аналого-цифровым преобразованием достаточно сложен и состоит из многих операций. Мы покажем Вам, что это не так, и для этого проведем аналогию между изучаемым процессом и процессом выпечки пирожных. Для выпечки пирожных (или преобразования измеряемого напряжения в код) проделайте следующие действия:

• Включите духовку (для включения модуля ATD бит ADPU в регистре ATDCTL2 следует установить в 1);

• Прогрейте духовку в течение некоторого времени (после включения ATD следует организовать задержку на 100 мкс для завершения переходных процессов в аналоговых цепях и стабилизации системы тактирования АЦП);

• Определите, какую начинку Вы будете добавлять в пирожные: — грецкие орехи, мармелад и т.д. (определите, какой режим аналого-цифрового преобразования Вы будете использовать, и установите соответствующие биты регистров ATDCTL4 и ATDCTL5);

• Положите пирожные в духовку (установите биты регистра ATDCTL5). Они будут готовы через некоторое заранее установленное таймером время. Об окончании приготовления сообщит звуковой сигнал (В регистре ATDSTAT установится флаг SCF).

• Готовые пирожные выложите на блюдо (цифровой код буден помещен в регистры данных). Пирожные готовы для еды, а результат оцифровки для дальнейшего использования в расчетах.

***Регистры управления модуля ATD***

Ранее мы отметили, что все регистры специальных функций модуля ATD объединены в блок из шестнадцати 16-разрядных слов. Этот блок занимает в памяти 32 однобайтовых ячейки с последовательными адресами. По смысловому назначению все регистры можно разбить на четыре группы:

• **Регистры управления.**Эти регистры используются для выбора режима работы модуля ATD, для указания номера подлежащего оцифровке канала, для запуска АЦП на преобразование.

• **Регистры состояния.**Двухбайтовый регистр состояния содержит группу флагов, которые отражают текущее состояние модуля ATD: находится ли он в состоянии преобразования, какой канал преобразуется, или все преобразования уже завершены.

• **Регистры результата.**Модуль ATD содержит восемь 8-разрядных регистров результата (по числу аналоговых входов модуля). После завершения очередного преобразования полученный код загружается в соответствующий номеру канала регистр результата ADR0H…ADR7H.

• **Тестовые регистры.**Двухбайтовый регистр ATDTEST предназначен для специальных операций в процессе обязательного тестирования МК на фабрике-производителе. Доступ к этому регистру возможен только в специальном режиме работы МК. В обычном пользовательском режиме работы этот регистр для чтения и для записи недоступен.

Приступим теперь к более подробному рассмотрению формата регистров специальных функций модуля ATD.

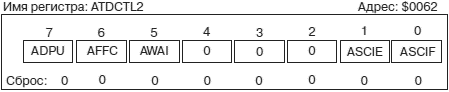
***Группа регистров управления***

Эта группа регистров предназначена для управления режимами работы модуля аналого-цифрового преобразования. Группа объединяет шесть регистров управления ATDCTL0…ATDCTL5. Один из регистров (ATDCTL2) используется для включения модуля ATD в работу, поскольку аппаратные средства МК при выходе из состояния сброса отключают этот модуль для уменьшения энергии потребления. После того, как модуль ATD включили, следует выдержать паузу в 100 мкс, прежде чем подавать сигнал начала преобразования. Задержка в 100 мкс необходима, чтобы завершились переходные процессы включения в аналоговых цепях модуля. Регистры управления используются для выбора между режимами однократного или многократного преобразования, а также для назначения номера канала, подлежащего оцифровке. В режиме многократного преобразования может быть запрограммирована последовательность номеров каналов, которые будут оцифровываться друг за другом автоматически, без дополнительного вмешательства прикладной программы. Или многократные измерения могут проводиться для одного канала. Регистры управления 0, 1 и 3 по своему функциональному назначению используются достаточно редко, поэтому мы рассмотрим их кратко. Напротив, регистры 2, 4 и 5 активно используются в прикладных программах, поэтому будут рассмотрены подробно.

***Регистры управления ATDCTL0 и ATDCTL1***

Регистр управления ATDCTL0 располагается в памяти по адресу $0060. Этот регистр предназначен для принудительного останова аналого-цифрового преобразования, для чего в регистр под управлением программы должен быть записан определенный код. Этот режим крайне редко используется в прикладных программах. Не будем использовать его и мы в наших учебных примерах. Регистр управления ATDCTL1 располагается в памяти по адресу $0061. Он используется только в специальных случаях тестирования ИС МК.

***Регистр управления ATDCTL2***



*Рис. 5. Формат регистра ATDCTL2*

Регистр управления ATDCTL2 располагается в памяти по адресу $0062. Этот регистр в первую очередь используется для включения модуля ATD. Он также содержит флаг окончания преобразования и несколько битов разрешения режимов. Формат регистра приведен на рис 5. Назначение отдельных битов регистра следующее:

**ADPU:**

Бит разрешения работы модуля ATD. После сброса бит ADPU установлен в 0, и модуль ATD отключен от системы питания. Для включения модуля следует установить бит ADPU в 1. Модуль ATD будет готов к работе через 100 мкс.

**AFFC:**

Бит выбора режима сброса флагов модуля ATD. Если этот бит установлен в 0, то все установленные флаги сбрасываются обычным способом, т.е. посредством записи 1 в разряд установленного флага. Если же бит установлен в 0, то для всех флагов модуля разрешается как обычный способ сброса, так и ускоренный. Ускоренный способ сброса для каждого флага будет рассмотрен несколько позже.

**AWAI:**

Бит разрешения работы модуля ATD, когда микроконтроллер находится в состоянии пониженного энергопотребления типа WAIT. Если бит установлен в 0, то модуль ATD продолжает свою работу в состоянии WAIT. При AWAI = 1 работа модуля ATD ссостоянии WAIT приостанавливается для понижения энергопотребления.

**ASCIE:**

Бит разрешения прерывания по флагу окончания преобразования АЦП. Если этот бит установлен в 1, и флаг окончания преобразования ASCIF установился в 1, то генерируется запрос на прерывание. Если бит ASCIE = 0, то прерывания по флагу ASCIF запрещены и его состояние следует контролировать программно.

**ASCIF:**

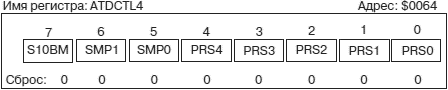
Флаг окончания преобразования АЦП. Автоматически устанавливается в 1, если ранее начатое аналого-цифровое преобразование завершено, и полученный код загружен в один из регистров результата. Если прерывания по данному флагу разрешены (ASCIE = 1), то генерируется запрос на прерывание.

Генерация запроса на прерывание с собственным вектором особенно полезна при работе модуля ATD в режиме измерительной сессии. В этом режиме АЦП выполняет несколько последовательных преобразований после единственного запуска под управлением программы. При использовании прерывания МК в течение всего времени преобразования может исполнять другие действия прикладной программы управления. Когда многократное аналого-цифровое преобразование будет завершено, установится флаг окончания преобразования ASCIF, будет выставлен запрос на прерывание, и МК, исполняя подпрограмму прерывания, считает коды оцифровки из регистров результата в память МК. Альтернативой такой организации взаимодействия прикладной программы с модулем ATD является многократный опрос флага ASCIF после программного запуска АЦП. Когда программа обнаружит, что флаг установился, регистры результата как и в предыдущем случае будут считаны. Однако в течение всего времени преобразования МК будет занят обслуживанием АЦП и не сможет исполнять других фрагментов прикладной программы.

***Регистр управления ATDCTL3***

Регистр управления ATDCTL3 располагается в памяти по адресу $0063. Этот регистр содержит два бита FRZ1:FRZ0, которые используются для организации работы АЦП в отладочном режиме работы.

***Регистр управления ATDCTL4Формат регистра ATDCTL4***



*Рис 6. Формат регистра управления*

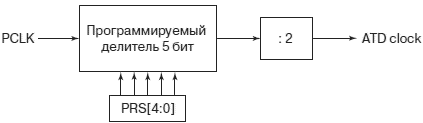
Регистр управления ATDCTL4 располагается в памяти по адресу $0064. Формат регистра управления ATDCTL4 приведен на рис 6. Этот регистр позволяет регулировать время выборки для устройства выборки и хранения на входе АЦП последовательного приближения. Полное время преобразования 8-разрядного АЦП в составе модуля ATD складывается из четырех интервалов:

• Интервал начального запуска, состоит из 2 периодов частоты тактирования модуля ATD;

• Неизменяемый интервал выборки аналогового сигнала, состоит из 4 периодов частоты тактирования модуля ATD;

• Регулируемый интервал выборки аналогового сигнала, его длительность программируется посредством установки битов SMP1:SMP0 в регистре управления ATDCTL4;

• Интервал преобразования напряжения на выходе устройства выборки и хранения аналого-цифровым преобразователем, состоит из 10 периодов частоты тактирования модуля ATD.



*Рис. 7. Структура системы тактирования модуля ATD*

Структурная схема подсистемы тактирования модуля ATD представлена на рис. 7. На вход подсистемы поступает импульсная последовательность PCLK с частотой fBUS. Эта импульсная последовательность поступает на вход программируемого делителя частоты.

Частота тактирования модуля аналого-цифрового преобразования ATDclock формируется из PCLK путем деления двумя делителями частоты. Коэффициент деления первого делителя переменный, определяется пятью битами PRS4…PRS0 регистра ATDCTL4. Численное значение коэффициента равно десятичному эквиваленту пятиразрядного двоичного кода PRS4…PRS0 плюс 1.

Например, если в разрядах PRS4…PRS0 записан код 00101b, то коэффициент деления равен шести (5+1). Коэффициент деления второго делителя равен двум. Поэтому в рассматриваемом примере частота тактирования модуля ATD составит fBUS/12.

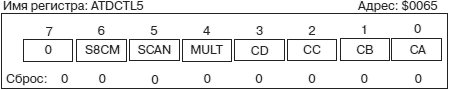
Биты SMP1:SMP0 определяют регулируемый интервал выборки аналогового сигнала. Мы уже установили, что полное время одного аналого-цифрового преобразования равно 16 периодов частоты модуля ATD плюс регулируемый интервал выборки. На рис. 8 представлены четыре возможные комбинации кодов в разрядах SMP1:SMP0 и соответствующие им времена регулируемого интервала выборки и полного времени преобразования. Из рис. 8 следует, что минимальное время одного аналого-цифрового преобразования составляет 18 периодов, а максимальное — 32 периода частоты тактирования модуля ATD.

|  |  |  |
| --- | --- | --- |
| SMP1:SMP0 | Время выборки (периоды ADTclock) | Полное время 8-разрядного  преобразования (периоды ADTclock) |
| 00 | 2 | 18 |
| 01 | 4 | 20 |
| 10 | 8 | 24 |
| 11 | 16 | 32 |

*Рис. 8. Выбор времени аналого-цифрового преобразования в модуле ATD*

Бит S10BM определяет разрядность аналого-цифрового преобразования. При S10BM=0, АЦП в составе модуля формирует 8-разрядный код измеряемого сигнала, при S10BM=1 разрядность кода равна 10.

***Регистр управления ATDCTL5***



*Рис. 9. Формат регистра ATDCTL5*

Регистр управления ATDCTL5 используется для выбора режима работы модуля ATD, его биты определяют номер канала измеряемого сигнала, а также осуществляют запуск АЦП на преобразование. Регистр ATDCTL5 располагается в памяти по адресу $0065, его формат представлен на рис. 9. Назначение отдельных битов регистра следующее:

**S8CM:**

Этот бит определяет число аналого-цифровых преобразований в одной последовательности. При S8CM = 0 число преобразований равно 4, при S8CM = 1 число преобразований составляет 8.

**SCAN:**

Бит включения сканирования. При SCAN = 0 производятся четыре или восемь последовательных измерений (одна измерительная последовательность) и заполняются четыре/восемь регистров результата. При SCAN = 1 измерения производятся непрерывно, после завершения одной последовательности автоматически запускается следующая. Регистры результата заполняются по мере поступления новых данных.

|  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- |
| S8CM | CD | CC | CB | CA | Номер канала | Регистр результата при MULT=1 |
| 0 | 0 | 0 | 0 | 0 | AN0 | ADR0 |
| 0 | 1 | AN1 | ADR1 |
| 1 | 0 | AN2 | ADR2 |
| 1 | 1 | AN3 | ADR3 |
| 0 | 0 | 1 | 0 | 0 | AN4 | ADR0 |
| 0 | 1 | AN5 | ADR1 |
| 1 | 0 | AN6 | ADR2 |
| 1 | 1 | AN7 | ADR3 |
| 0 | 1 | 0 | 0 | 0 | Зарезервирован | ADR0 |
| 0 | 1 | Зарезервирован | ADR1 |
| 1 | 0 | Зарезервирован | ADR2 |
| 1 | 1 | Зарезервирован | ADR3 |
| 0 | 1 | 1 | 0 | 0 | VRH | ADR0 |
| 0 | 1 | VRL | ADR1 |
| 1 | 0 | (VRH+VRL)/2 | ADR2 |
| 1 | 1 | Зарезервирован | ADR3 |
| 1 | 0 | 0 | 0 | 0 | AN0 | ADR0 |
| 0 | 0 | 1 | AN1 | ADR1 |
| 0 | 1 | 0 | AN2 | ADR2 |
| 0 | 1 | 1 | AN3 | ADR3 |
| 1 | 0 | 0 | AN4 | ADR4 |
| 1 | 0 | 1 | AN5 | ADR5 |
| 1 | 1 | 0 | AN6 | ADR6 |
| 1 | 1 | 1 | AN7 | ADR7 |
| 1 | 1 | 0 | 0 | 0 | Зарезервирован | ADR0 |
| 0 | 0 | 1 | Зарезервирован | ADR1 |
| 0 | 1 | 0 | Зарезервирован | ADR2 |
| 0 | 1 | 1 | Зарезервирован | ADR3 |
| 1 | 0 | 0 | VRH | ADR4 |
| 1 | 0 | 1 | VRL | ADR5 |
| 1 | 1 | 0 | (VRH + VRL)/2 | ADR6 |
| 1 | 1 | 1 | зарезервирован | ADR7 |

*Рис. 10 Выбор номера канала для оцифровки*

**MULT:**

Бит выбора многоканального или одноканального режима работы. При MULT = 0 АЦП выполняет четыре/восемь последовательных измерений по одному каналу, выбранному в зависимости от комбинации битов CD…CA. При MULT = 1 измерения производятся последовательно для группы из четырех/восьми каналов, выбираемых в зависимости от комбинации битов CD:CC. При этом каждому каналу соответствует определенный регистр результата.

**CD, CC, CB, CA:**

Эти биты предназначены для выбора каналов, подключаемых к АЦП. Соответствие различных комбинаций битов CD…CA и номеров каналов, подлежащих оцифровке, устанавливает таблица

рис. 10.

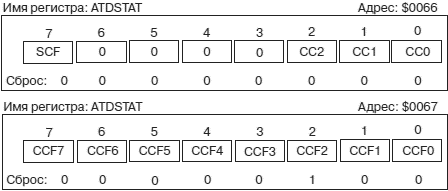
Анализируя таблицу рис. 10, обратите внимание, что выделенные цветом разряды не оказывают влияния на номер выбранного канала, если бит MULT установлен в 1. Таким образом, при MULT = 1 измерения проводятся для последовательности из четырех каналов, если S8CM = 0. Номера каналов определяются комбинацией битов CD:CC. Если S8CM = 1, то при MULT = 1 измерения проводятся для последовательности из восьми каналов. Номера каналов определяются значением бита CD.

Если бит MULT установлен в 0, то все CD…CA определяют номер канала, для которого будут произведены четыре (при S8CM = 0) или восемь (при S8CM = 1) последовательных преобразований.

Также обратите внимание, что при S8CM:CD = 01/10b ко входу АЦП подключаются сигналы линий *VHL*и *VRL*, что позволяет измерить текущее значение опорного напряжения и тем самым повысить точность аналого-цифрового преобразования.

Перед рассмотрением следующих групп регистров специальных функций модуля ATD, проверьте степень усвоения материала в процессе ответа на следующие вопросы.

***Регистр состояния ATDSTAT***



*Рис. 11. Формат регистра состояния ATDSTAT*

Регистр состояния ATDSTAT — это двухбайтовый регистр, который располагается в памяти по адресам $0066 и $0067. Регистр содержит в себе группу флагов, которые отражают текущее состояние аналого-цифрового преобразования в модуле ATD. Формат регистра представлен на рис 11.

Флаг SCF (SequenceCompleteFlag) автоматически устанавливается в 1, если все преобразования назначенной измерительной последовательности завершены. Если модуль находится в режиме однократного преобразования, то бит SCF установится после завершения исполнения измерительной последовательности из 4 или 8 преобразований. При работе модуля в режиме многократного преобразования, бит SCF установится после завершения первой измерительной последовательности.

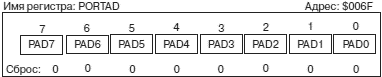
Бит AFFC в регистре управления ATDCTL2 определяет способ сброса всех флагов в регистре состояния, в том числе и бита SCF. Если бит AFFC установлен в 0, то бит SCF обнуляется автоматически при выполнении операции записи в регистр управления ATDCTL5 для запуска новой измерительной последовательности. Если же бит AFFC установлен в 1, то бит SCF также сбрасывается автоматически при чтении одного из регистров результата.

Биты CC2…CC1 вместе составляют трехразрядный двоичный счетчик, который показывает номер текущего аналого-цифрового преобразования и, как следствие, номер регистра результата, в который будет занесен код очередного преобразования.

Каждый из восьми флагов завершения преобразования CCF7…CCF0 соответствует одноименному регистру результата ADR7H…ADR0H (бит CCF7 регистру ADR7H, бит CCF6 регистру ADR6H и т.д.). Биты CCF7…CCF0 устанавливаются автоматически, когда в процессе выполнения измерительной последовательности произошла запись в одноименный регистр результата. Если флаг AFFC установлен в 1, то биты CCF7…CCF0 сбрасываются автоматически при чтении одноименного регистра результата. При AFFC = 0 биты CCF7…CCF0 сбрасываются при чтении регистра состояния ATDSTAT, т.е. регистра с этими битами. Биты CCF7…CCF0 предназначаются для программного опроса с целью выяснения, завершилось или нет определенное аналого-цифровое преобразование в составе измерительной последовательности.

***Регистр данных порта PORTAD***

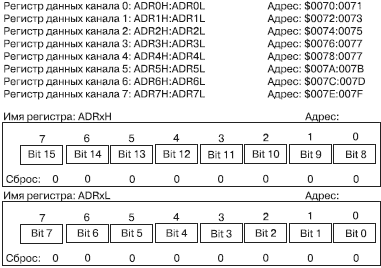
Обслуживание модуля ATD — альтернативная функция линий порта AD. Линии порта AD могут использоваться не только в качестве аналоговых входов модуля ATD, но и как линии порта ввода общего назначения. Каждый порт МК обладает регистром данных. Для порта AD 8-разрядный регистр данных PORTAD располагается в памяти по адресу $006F, формат этого регистра приведен на рис 12. При выполнении операции чтения регистра данных порта логические сигналы на линиях AN7/PAD7…AN0/PAD0 отображаются в соответствующих разрядах регистра PORTAD.



*Рис. 12. Формат регистра данных порта PORTAD*

***Регистры результата ADR0H…ADR7H***

После завершения каждого преобразования в составе измерительной последовательности результат преобразования помещается в один из восьми регистров результата ADR0H…ADR7H. Номер регистра определяется режимом работы модуля ATD и разрядами CD…CA регистра управления ATDCTL5 (рис. 10). Регистры результата ADR0H…ADR7H восьмиразрядные, в памяти располагаются по адресам $0070…$007E. Формат регистров ADR0H…ADR7H приведен на рис. 13.

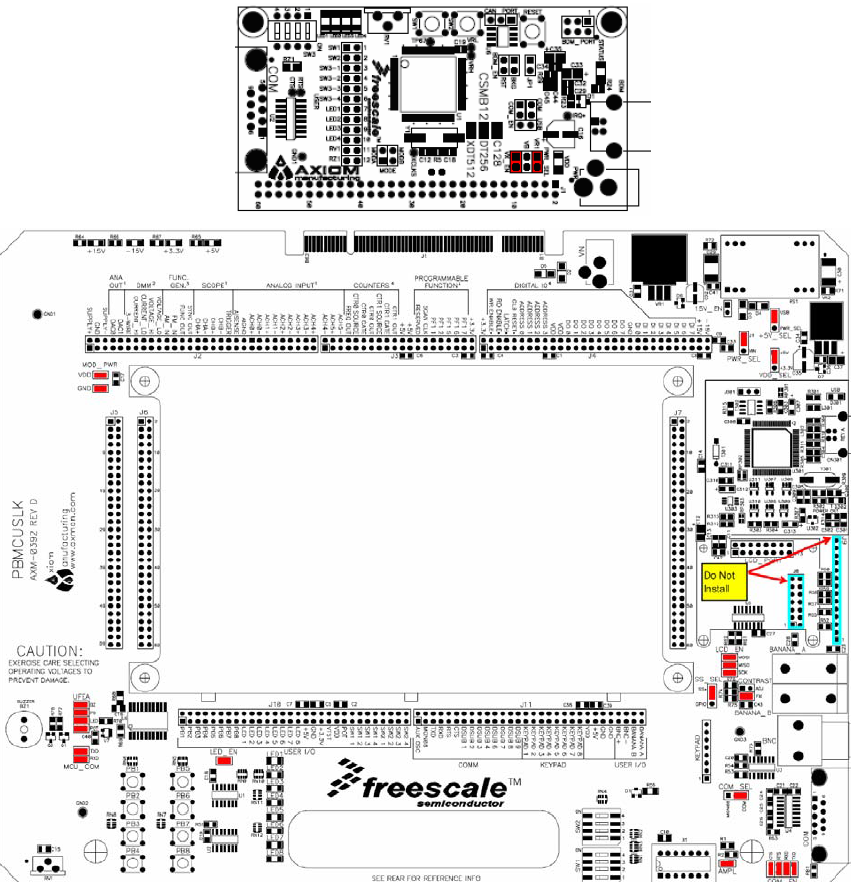


*Рис. 13. Формат регистров результата модуля ATD*

В регистрах ADR0H…ADR7H результат аналого-цифрового преобразования представляется в прямом коде без знака. Диапазон возможных значений кодов — 0…255. Для представления результата в абсолютных единицах необходимо код результата разделить на число единиц полной шкалы, а затем умножить на напряжение полной шкалы:

# Порядок выполнения работы

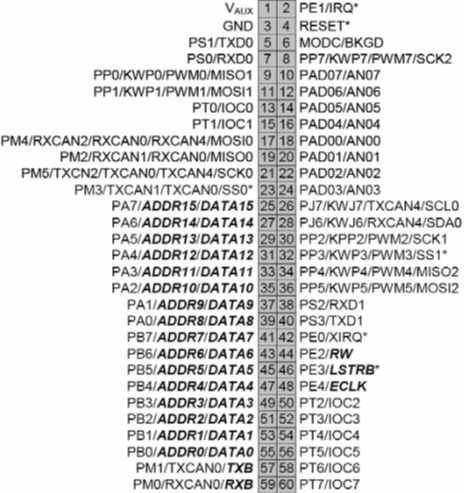
1. *Осторожно вставьте отладочную плату APS12C128 на платформу PBMCUSLK.*
2. *Соотвтственно с рисунком 3.1 ставим перемычки рабочей платы CSMB12С128 и PBMCUSLK.*

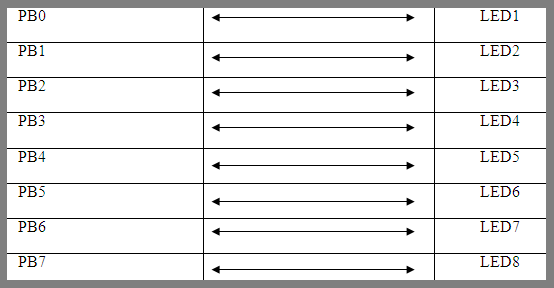
**

*Рис. 3.1. Конфигурация расположения перемычек на платах CSMB12С128 и PBMCUSL при их*

*совместном использовании с компьютером*

1. *Подсоединяем одладочную плату к компьютеру через порт USB*
2. *По ниже веденного схемы соедините порт В микроконтроллера к светодиодам платформы PBMCUSLK.*

**

**

1. *Проверте переключатели платы APS12C128 платы. Они дольжны быть в выключенном ввиде.*
2. *Включите компьютер и дайте ему загрузиться.*
3. *По этому ссылку запускаем CodeWarrior: . Пуск – Все программы – Freescaler CodeWarrior - CodeWarrior Development Studio for S12(X) – CodeWarrior IDE.*
4. *Создаем новый проект. В качестве языка программирования выбираем язык Си.*
5. *В окно текстового редактора рабочего среды CodeWarrior IDE, напишем ниже приведенный программный код.*

|  |
| --- |
| C:\Users\PHYSlC412_6\AppData\Local\Microsoft\Windows\Temporary Internet Files\Content.Word\Новый рисунок (22).bmp |

1. *С помощью команды “MAKE” проверяем написанный код программы.*
2. *Если проверка прошло успешно, нажимаем “DEBUG”.*
3. *В появившимся новом окне под названием True-Time Simulator & Real-Time Debugge , нажимаем “OK” и после прошивки программы нажимаем кнопку “Start/Continue (F5)”.*
4. *Закрываем окно True-Time Simulator & Real-Time Debugger*
5. *Прокрутите потенциометр на плате APS12C128 и следите за скорость переключение светодиодов. Анализируем полученный результат.*

***Выполните следующие задания:***

1. **Вывести значение АЦП на светодиоды**
2. **При нажатии кнопки должен показать значение АЦП на светодиоды, в ненажатом состояний код 0x55**

***Вопросы для проверки:***

1. Каковы преимущества использования АЦП в режиме преобразования с 10-разрядным выходным кодом относительно 8-разрядного кода оцифровки?
2. Код измеренного напряжения на выходе 8-разрядного АЦП равен 10001010b. Потенциалы на входах опорных напряжений АЦП составляют *URH*=5,0 В и *URL*=0 В. Каково значение измеренного напряжения в Вольтах?
3. Какой код должен быть записан в регистр управления ATDCTL2 для того, чтобы включить модуль ATD и назначить обычный способ сброса флагов событий в модуле?
4. Какой код должен быть записан в регистр управления ATDCTL5 для того, чтобы назначить для модуля режим многократного преобразования, при этом измерительная последовательность должна производить оцифровку 8 входных сигналов.

***Литература:***

1. [Иди Ф.](http://padabum.com/search.php?author=%D0%98%D0%B4%D0%B8%20%D0%A4.), Сетевой и межсетевой обмен данными с микроконтроллерами - Додэка-XXI,2007

# [Петров И.В.](http://padabum.com/search.php?author=%D0%9F%D0%B5%D1%82%D1%80%D0%BE%D0%B2%20%20%D0%98.%D0%92.), Программируемые контроллеры. Стандартные языки и приемы прикладного проектирования - Солон-Пресс, 2004

# [Шпак Ю.А.](http://padabum.com/search.php?author=%D0%A8%D0%BF%D0%B0%D0%BA%20%D0%AE.%D0%90.), Программирование на языке С для AVR и PIC - МК-Пресс, 2-е издание, 2011

# [Голубцов М.С.](http://padabum.com/search.php?author=%D0%93%D0%BE%D0%BB%D1%83%D0%B1%D1%86%D0%BE%D0%B2%20%D0%9C.%D0%A1.), AVR - от простого к сложному - 2003

# С. Ф. Баррет., Д. Дж. Пак., Встраиваемые системы. Проектирование приложений на микроконтроллерах семейства 68HC12/HCS12 с применением языка С – 2006